

## PROGRAMACIÓN DE FPGAS USANDO VHDL

Temario:

### Día: 1

- **Introducción al diseño con FPGAs**
  - Arquitectura interna de las FPGAs actuales
  - Características generales de los lenguajes HDL.
  - Herramientas EDA para FPGAs.
- **Generalidades del lenguaje VHDL**
  - Elementos estructurales del VHDL.
  - Tipos de datos.
  - Operadores.
  - Sentencias secuenciales.
  - Sentencias concurrentes.
  - Definición de librerías.

### Día: 2 y 3

- **Diseño lógico combinacional mediante VHDL**
  - Declaraciones secuenciales.
  - Declaraciones concurrentes.
- **Diseño lógico secuencial con VHDL**
  - Flip-Flops.
  - Registros.
  - Contadores.
  - Diseño de sistemas secuenciales síncronos (FSM).

### Día: 4

- **Diseño jerárquico en VHDL**
  - Diseño, programación e interconexión de unidades elementales.
  - Creación de paquetes.
  - Diseños en alto nivel (Top Level).

### Día: 5

- **Trabajos de Aplicación**
  - Manejo de puertos I/O y periféricos de Kit de Entrenamiento FPGA XC3S500E.

En cada tema se realizarán ejemplos prácticos usando el Software ISE 8.1 y una FPGA XC3S500E de Xilinx